

Projet COUPLET (COUPLage Electro Thermique)

Modélisation et simulation du couplage électrothermique : une approche à base de model-checking

Ghania Belkacem², Mounria Berkani², Eric Florentin³, Laurent Fribourg¹, Pierre-Yves Joubert², Ulrich Kuehne¹, Stéphane Lefebvre², Christian Rey³, Romain Soulat¹

¹LSV – ENS de Cachan & CNRS

²SATIE – ENS Cachan & CNRS

³LMT – ENS Cachan & CNRS

Porteurs : Laurent Fribourg (LSV), Stéphane Lefebvre (SATIE), Christian Rey (LMT)

Résumé. L'étude du comportement thermique des puces et modules de puissance à semi-conducteur nécessite des études de modélisation et de simulation complexes. L'objet de ce projet est d'étudier et développer l'apport potentiel de méthodes symboliques à base de manipulation géométrique de polyèdres (model checking) pour la problématique du couplage électrothermique. On comparera les résultats obtenus, sur des études de cas ciblées, avec ceux obtenus par méthodes classiques. Une validation expérimentale est également prévue.

1 Objectif

L'étude du comportement thermique des puces et modules de puissance à semi-conducteur nécessite des études de modélisation et de simulation complexes. La température étant un des facteurs d'accélération prépondérant du vieillissement de ces dispositifs, son évaluation fine est primordiale notamment dans le cadre d'applications nécessitant une forte durée de vie et/ou une fiabilité élevée (c'est le cas des véhicules électriques mais aussi des électroniques de puissance dans le cadre de l'avion plus électrique). Les pertes responsables de l'élévation de température de la puce ou des puces d'un module dépendent du couplage avec le circuit de puissance extérieur, mais aussi du couplage avec le circuit de commande rapproché.

Un point d'achoppement à l'intégration harmonieuse du couplage composants à semi-conducteur / circuit provient de la différence de méthode de représentation et d'analyse utilisées pour chacun des systèmes d'équations mis en jeu. En effet, alors que les équations électriques décrivant l'alimentation externe ou le circuit de commande utilisent généralement des équations différentielles ordinaires qui sont résolues par des méthodes classiques d'analyse (différences finies, "backward Euler") et des simulateurs (Simulink/Matlab, Simplorer, Saber...), les équations thermiques décrivant les composants actifs sont généralement des équations différentielles partielles, et sont résolues classiquement par la méthode des éléments finis (FEM). Le couplage direct de ces deux types de méthodes est très rapidement inabordable (coût de calcul) tandis que le couplage par relaxation pose souvent des problèmes de stabilité.

L'objet de ce projet est d'étudier et développer l'apport potentiel de méthodes symboliques à base de manipulation géométrique de polyèdres (model checking) pour la problématique du couplage électrothermique. On comparera les résultats obtenus, sur des études de cas ciblées, avec ceux obtenus par méthodes classiques. Une validation expérimentale est également prévue.

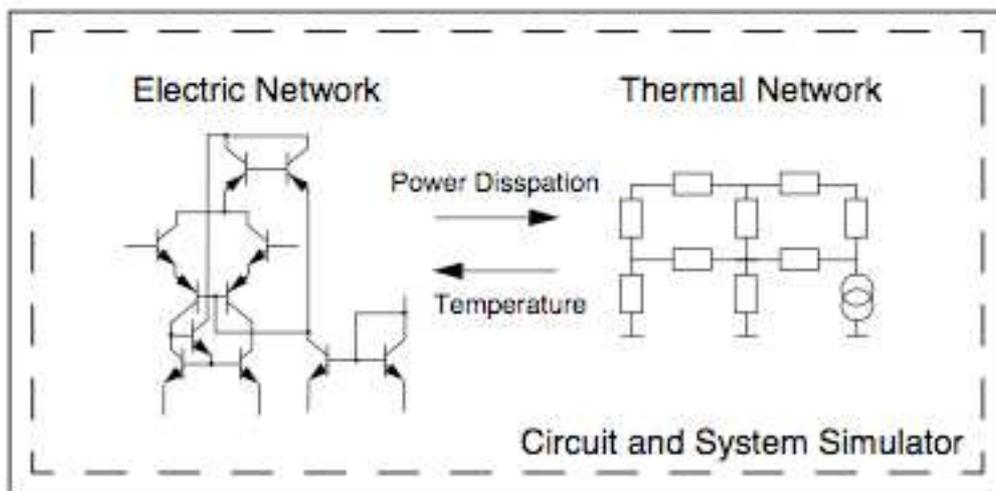
2 Contexte

La modélisation de systèmes électrothermiques se décompose classiquement en une partie “charge” (thermique) et une partie “alimentation” (électrique) [Wunsche]. Ce système électrothermique est fortement couplé. Du côté électrique, d’une part les paramètres du circuit dépendent de la température et d’autre part le circuit dissipe de la chaleur par effet Joule. Du côté thermique, cette dissipation vient modifier la température de la charge (qui à son tour agit sur les paramètres électriques).

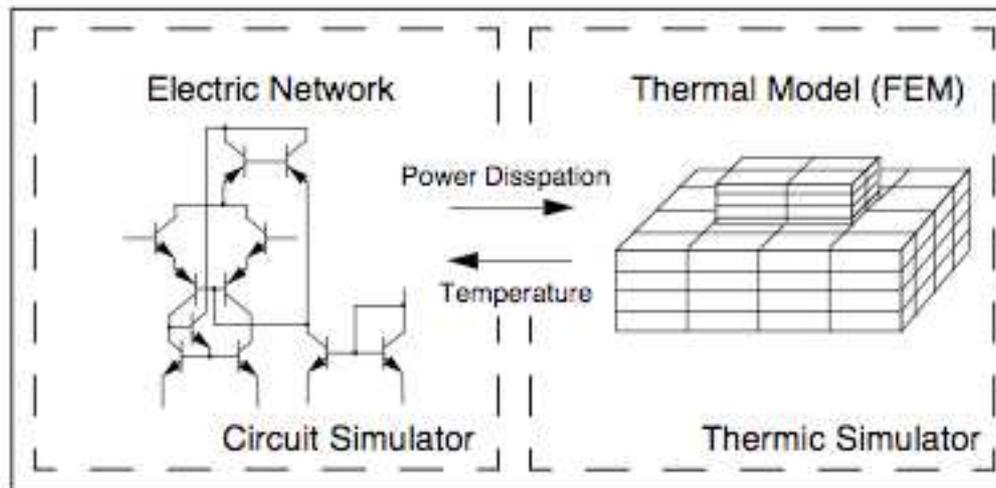
La partie alimentation est modélisée typiquement à l’aide d’un système d’équations différentielles ordinaires (lois de Kirchhoff). La partie thermique obéit, elle, à un système d’équations différentielles partielles (équations de la chaleur), qui est classiquement résolu par la méthode des éléments finis (FEM).

Dans ce projet, nous nous intéressons à la modélisation et simulation du couplage électrothermique pour les circuits intégrés/modules de puissance. On identifie généralement deux approches principales pour modéliser le comportement électrothermique de tels modules : la *méthode directe* et la *méthode de relaxation*.

La méthode directe repose sur une modélisation du comportement thermique et électrique du module en intégrant dans un même système d’équations le système correspondant aux lois de Kirchhoff pour le circuit électrique et les équations issues de la partie thermique via (éventuellement) une transformation sous forme de réseau "thermique" équivalent (réseau de composants électriques équivalents). Cette méthode est néanmoins souvent impraticable en raison des millions de degrés de libertés du système auquel elle aboutit. Cette méthode est schématisée sur la figure suivante.



La méthode de relaxation repose sur une résolution alternée des deux systèmes d’équations associés. Plus précisément, cette méthode consiste à adopter un schéma itératif dans lequel les équations électriques et les équations FEM sont séparées et actualisées alternativement. Notons toutefois que cette approche peut souffrir d’un manque de robustesse (instabilité). Cette méthode est schématisée sur la figure suivante.



3 Objet et originalité de la collaboration

Dans la partie modélisation-simulation électrique, le LSV a développé des techniques génériques à base de manipulation de polyèdre (model checking) qui donnent des bornes (garanties) sur l'espace des solutions (valeurs de sortie/output) en fonction d'un espace de valeurs d'entrée/input. L'avantage sur les approches de simulation numérique classiques est de garantir qu'une quantité d'intérêt (par exemple, une intensité) ne dépasse pas une borne donnée (non saturation) et cela tout en tolérant une certaine variabilité (incertitude) sur les valeurs d'entrée.

Dès lors nous souhaitons étudier une approche par relaxation, au sein de laquelle, nous allons :

- remplacer la simulation numérique du circuit électrique classique (différences finies, backward Euler,...) par un solveur symbolique (model checking) [LSV1, LSV2]
- contrôler finement l'erreur en quantité d'intérêt (par exemple la température dans une zone localisée) dans la simulation numérique de la partie thermique [LMT1, LMT2].

Cette nouvelle approche soulève de nouvelles questions :

- Comment interfacier correctement le simulateur symbolique de la partie électrique avec le simulateur numérique de la partie thermique ?
- Contrôle de l'erreur pour la partie thermique dans le contexte du couplage avec le solveur symbolique de la partie électrique
- Elaboration et adaptativité de principe de réduction de modèle [Chinesta, LMT4] de la partie thermique
- Impact sur les phénomènes d'instabilités

Pour ce faire, nous nous proposons, dans un premier temps, d'expérimenter cette approche sur une étude de cas simple représentative des propriétés d'un module de puissance. Nous débuterons sur un système couplé échangeant une ou deux valeurs en entrée et une ou deux valeurs en sortie. Nous envisageons ensuite de valider la démarche sur une étude de cas plus réaliste.

Nous validerons également cette nouvelle approche sur des cas concrets, et de façon expérimentale à l'aide de bancs d'essais instrumentés (électrique et thermique) mis en œuvre au laboratoire SATIE.

Pour ce faire des mesures thermiques en régime permanent et transitoire à l'aide de caméras IR devront être effectuées, ce qui nécessitera également un prétraitement des données expérimentales issues de la caméra.

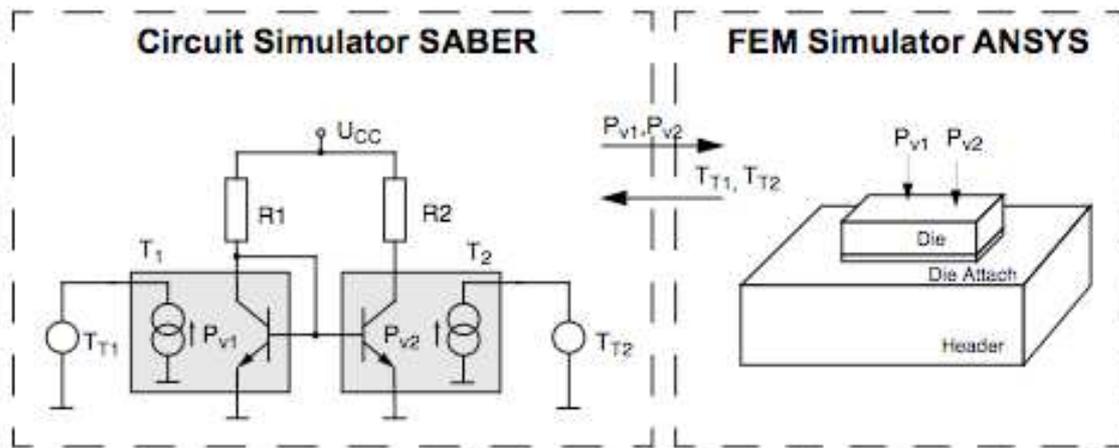
4 Etudes de cas envisagées

4.1 Puce IGBT

Un premier exemple concerne l'étude d'une puce de puissance, et nous travaillerons sur des puces IGBT (Insulated Gate Bipolar Transistor). La dissipation de puissance dans un transistor IGBT conduit en effet à l'élévation de température de la puce, ce qui, en retour, modifie le comportement électrique.

Dans la référence [Wunsche], le comportement électrique du transistor (il s'agit d'un transistor bipolaire, mais le principe est applicable à l'identique avec un transistor IGBT) est simulé avec l'outil SABER, tandis que le comportement thermique est simulé après modélisation par éléments finis avec l'outil ANSYS.

Ceci est schématisé sous la forme suivante :



Nous projetons d'étudier cette même étude de cas avec l'approche évoquée précédemment.

Nous souhaitons également construire à l'aide de l'expertise de SATIE un modèle physique expérimental sur lequel des mesures thermiques pourront être opérées et comparées avec les différents calculs obtenus par des méthodes classiques comme celle utilisées par [Wunsche] et celles obtenues avec l'approche que nous proposons de mettre en œuvre.

4.2 Module de puissance SATIE

Nous envisageons également d'étudier un système plus complexe. Le principe de fonctionnement est analogue au cas précédent, mais la modélisation de la partie thermique est ici plus fine. Ceci est explicité ci-dessous.

La figure 1 décrit de façon simplifiée l'assemblage d'une puce au sein d'un module de puissance. La puce est généralement brasée sur un substrat céramique métallisé sur ces deux faces (DCB pour Direct Copper Bonded). Le substrat DCB est également brasé sur une semelle (cuivre ou Métal Matrix Composites) qui est ensuite montée sur un refroidisseur.

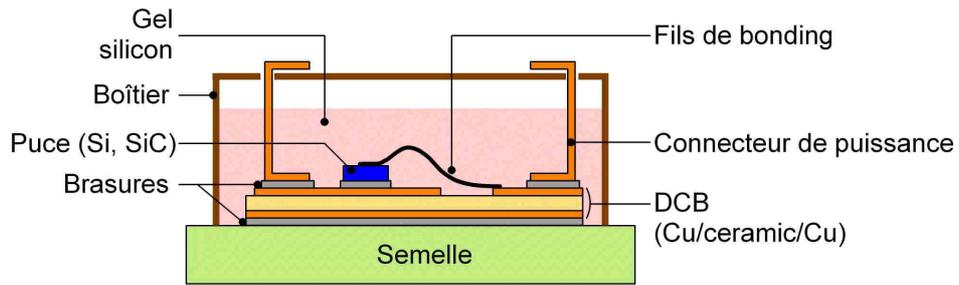


Fig.1 : Vue simplifiée d'un module de puissance

La figure 2 (coupe d'une puce de transistor MOSFET) zoome sur l'aspect multicellulaire de la puce. La répartition du courant dans chacune des cellules en régime de conduction est responsable d'une distribution volumique de perte à l'origine de l'élévation de la température du cristal.

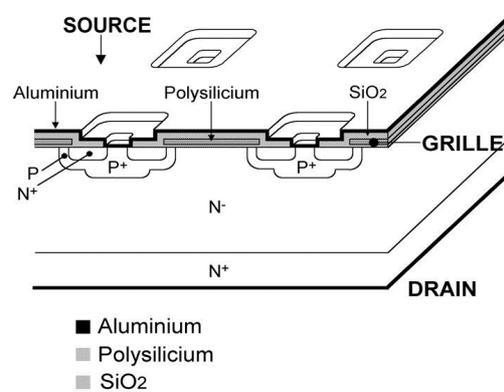


Fig.2 : Vue simplifiée d'une puce

L'estimation fine de la température au sein de la puce nécessite de calculer cette répartition volumique de perte (qui dépend de la température), mais aussi de prendre en compte la totalité de l'assemblage pour décrire correctement le flux thermique.

5 Description des partenaires

SATIE : Ghania Belkacem (20%) Pierre-Yves Joubert (10%), Mounira Berkani (10%), Stéphane Lefebvre (10%)

Le laboratoire SATIE a une forte expertise dans le domaine de l'électronique de puissance, du traitement de signal, du contrôle non destructif et de l'instrumentation [SATIE1, SATIE2, SATIE3] et s'intéresse au développement et à l'intégration de capteurs, notamment thermiques au sein de modules de puissance à semiconducteur pour des objectifs de diagnostic et de contrôle non destructif notamment.

La maîtrise de la modélisation des phénomènes physiques à l'origine des élévations de températures au sein des puces est évidemment un point-clé pour le succès du présent projet.

LMT : Christian Rey (10%) et Eric Florentin (20%)

Le laboratoire LMT a une forte expertise dans le domaine de la modélisation et simulation numérique des problèmes physiques (mécanique et thermique) de grande taille (par exemple par décomposition de domaine [LMT3]) et du contrôle de l'erreur d'approximation (erreur de discrétisation, méthodes adaptatives [LMT1, LMT2]). L'expertise du LMT pour mettre en œuvre des modèles réduits et l'estimation d'erreur est un atout indispensable du projet.

LSV : Laurent Fribourg (20%), Ulrich Kuehne (50%), Romain Soulat (50%)

Le LSV développe des méthodes de simulation symbolique (à base d'une méthodologie appelée model checking) qu'il a appliqué récemment avec succès pour l'analyse de circuits électroniques développés par STMicroelectronics [LSV1].

Depuis janvier 2010, le LSV travaille déjà avec SATIE dans le cadre du projet FARMAN Boost (<http://www.farman.ens-cachan.fr/BOOST.pdf>) pour appliquer cette technique à des dispositifs électroniques intégrant des chaînes de convertisseurs de puissance [LSV2]. Le présent projet permettrait d'éprouver ces techniques à un niveau différent, notamment en regardant comment elles se combinent avec les méthodes FEM, dans un objectif de réduction de modèle.

6 Planning prévisionnel et financement

Le projet est programmé pour deux ans (janvier 2011 – décembre 2012). Une réunion mensuelle est programmée sur ces deux années de projet pour régulièrement faire un état d'avancement du projet.

Un total de 24 keuros est demandé pour 2 ans, qui se décompose comme suit.

SATIE

4k€ (missions) + 4k€ (équipement : participation à l'achat d'un détecteur de température IR)

LMT

5k€ (missions) + 3k€ (équipement : participation à l'achat de nœuds pour le Cluster)

LSV

6k€ (missions) + 2k€ (équipement : portable)

7 Références

- [Wunsche] Stefan Wunsche. Simulator for electro-thermal simulation of integrated circuits. Proc. Theminic'96, Intl. Workshop on Thermal Investigations of IC's and Microstructures, pp. 89-93, 1996.
- [SATIE1] Y. Le Bihan and P.-Y. Joubert. 3-D finite element analysis of eddy current evaluation of curved plates. In *Compumag 2001*, 2001.
- [SATIE2] Sébastien Hermosilla-Lara, Pierre-Yves Joubert, Dominique Placko. Identification of thermal and optical effects for the detection of open-crack in photothermal non destructive testing. In - Eur. J. Appl. Phys. 24, 223-229, 2003.
- [SATIE3] M. Berkani, S. Lefebvre N. Boughrara, Z. Khatir, JC. Faugieres, P. Friedreichts, A. Haddouche. Estimation of SiC JFET temperature during short-circuit operations. In *Microelectronics Reliability*, vol. 49, 9-11, pp. 1358-13628, 2009.
- [LMT1] Parret-Fréaud, A., Rey, C., Gosselet, P., Feyel, F, Fast estimation of discretization error for FE problems solved by domain decomposition, *Computer Methods in Applied Mechanics and Engineering*, vol.199, 49-52, pp 3315-3323, 2010.
- [LMT2] Ladeveze, P., Chamoin, L., Florentin, E. A new non-intrusive technique for the construction of admissible stress fields in model verification. *Computer Methods in Applied Mechanics & Engineering*. vol 199, 9-12, pp 766-777, 2010.
- [LMT3] Gosselet P., Rey C., Non-overlapping domain decomposition methods in structural mechanics. *Archives of Computational Methods in Engineering*. vol 13, 4. pp 515-572. 2006
- [LMT4] Ladeveze, P., Passieux, J.C., Neron, D. The LATIN multiscale computational method and the Proper Generalized Decomposition, *Computer Methods in Applied Mechanics & Engineering*, vol.199, 21-22, pp. 1287-1296, 2010.
- [Chinesta] F. Chinesta, A. Ammar, E. Cueto , Proper generalized decomposition of multiscale models *International Journal for Numerical Methods in Engineering*, vol 83, pp 1114–1132, 2010.
- [LSV1] Etienne André. An inverse method for the synthesis of timing parameters in concurrent systems. PhD thesis, ENS Cachan, 2010.
- [LSV2] Ulrich Kuehne. Analysis of a boost converter circuit using linear hybrid automata. Preliminary version on http://www.lsv.ens-cachan.fr/~kuehne/kuehne_lsv_report2010.pdf.